



(19)

(11) Publication number:

05175755 A

Generated Document

## PATENT ABSTRACTS OF JAPAN

(21) Application number: 03003751

(51) Intl. Cl.: H03F 3/45 H03D 7/14

(22) Application date: 17.01.91

(30) Priority:

(43) Date of application  
publication: 13.07.93(84) Designated  
contracting states:

(71) Applicant: MATSUSHITA ELECTRIC IND CO LTD

(72) Inventor: NAKATSUKA TADAYOSHI  
OZEKI HIROAKI  
SAKASHITA SEIJI  
NANBU SHUTARO  
YAKIDA HIDEKI

(74) Representative:

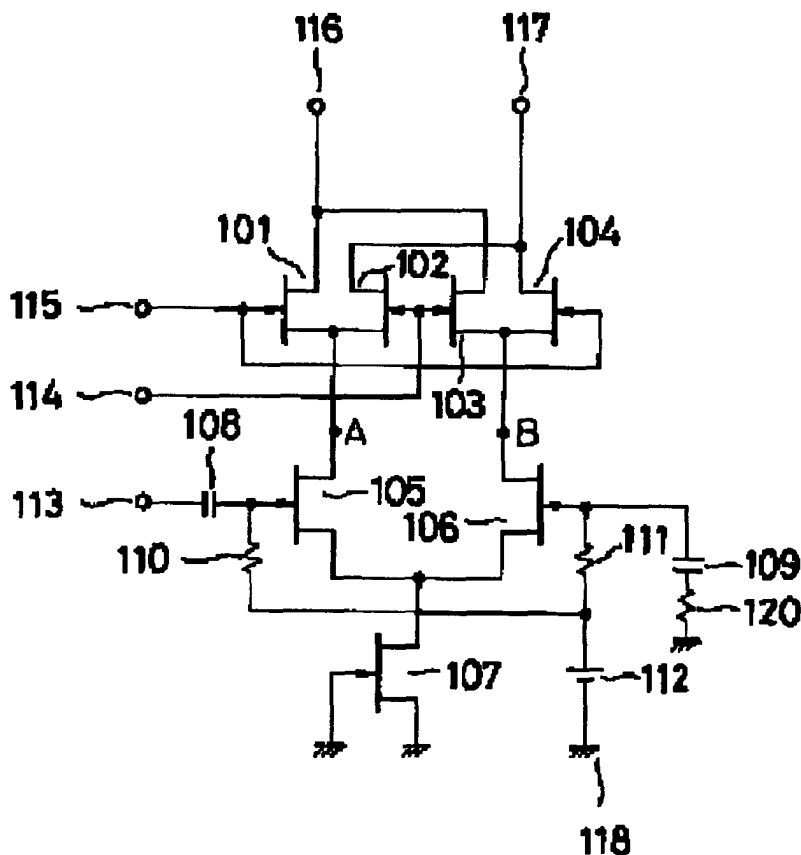
(54) DIFFERENTIAL AMPLIFIER  
CIRCUIT AND FREQUENCY  
MIXER CIRCUIT USING SAME

(57) Abstract:

PURPOSE: To obtain a differential amplifier circuit with low distortion and a frequency mixer with less secondary distortion utilizing its effect.

CONSTITUTION: The differential amplifier circuit is formed by inserting a resistor between a gate of a field effect transistor (TR) opposite to the signal input side of the differential amplifier circuit comprising two field effect TRs and ground. A modulated signal fed to one gate of the differential amplifier circuit and a modulation signal fed to two gates of a double balanced mixer circuit are mixed by connecting two sources of a double balanced mixer circuit respectively to a drain terminal of the output of the differential amplifier circuit.

COPYRIGHT: (C)1993,JPO&amp;Japio



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平5-175755

(43) 公開日 平成5年(1993)7月13日

| (51) Int.Cl. <sup>6</sup> | 識別記号 | 庁内整理番号     | F I | 技術表示箇所 |
|---------------------------|------|------------|-----|--------|
| H 0 3 F 3/45              |      | Z 7436-5 J |     |        |
| H 0 3 D 7/14              |      | C 8836-5 J |     |        |

審査請求 未請求 請求項の数 2 (全 4 頁)

(21) 出願番号 特願平3-3751

(22) 出願日 平成3年(1991)1月17日

(71) 出願人 000005821

松下電器産業株式会社  
大阪府門真市大字門真1006番地

(72) 発明者 中塚 忠良

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 尾関 浩明

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72) 発明者 坂下 誠司

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

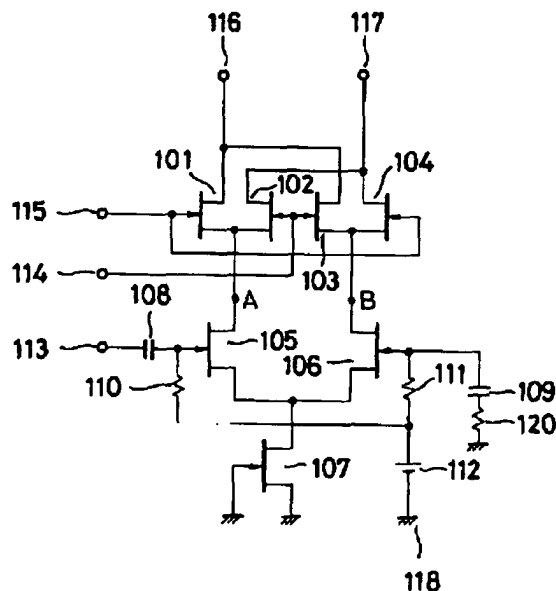
最終頁に続く

(54) 【発明の名称】 差動増幅回路及び、それを用いる周波数ミキサ回路

(57) 【要約】

【目的】 低歪の差動増幅回路、及び、その効果を利用した2次歪の少ない周波数ミキサを提供する。

【構成】 2個の電界効果トランジスタにより構成する差動増幅回路の、信号入力側とは反対側の電界効果トランジスタのゲートと接地間に抵抗器を挿入した差動増幅回路の構成、及び前記の差動増幅回路の出力のドレイン端子に、ダブルバランスドミキサ回路の2つのソースをそれぞれ接続することにより、差動増幅回路の一方のゲートに印加した被変調波信号と、上記ダブルバランスドミキサ回路の2つのゲートに印加した変調波信号とをミックスする。



1

2

## 【特許請求の範囲】

【請求項1】 第1、第2の電界効果トランジスタのそれぞれのソースを接続させ、その接続点にソースを接地した第3の電界効果トランジスタのドレインを接続し、上記第1の電界効果トランジスタのゲートを信号入力端子とし、上記第2の電界効果トランジスタのゲートは接地間に抵抗器を接続したことを特徴とする差動増幅回路。

【請求項2】 第1、第2の電界効果トランジスタのそれぞれのソースを接続させ、その接続点にソースを接地した第3の電界効果トランジスタのドレインを接続し、上記、第2の電界効果トランジスタのゲートと接地間に抵抗器を接続し、上記、第1の電界効果トランジスタのゲートを信号入力端子として構成した差動増幅回路の、上記第1、第2の電界効果トランジスタのドレインに、電界効果トランジスタにより構成したダブルバランスドミキサ回路の2つのソースを接続し、そのゲートから印加した変調波信号と上記第1のゲートに印加した被変調波信号をミックスして、上記ダブルバランスドミキサ回路の2つのドレインから取り出すことを特徴とする周波数ミキサ回路。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、差動増幅回路と、それを利用した低歪の周波数ミキサ回路に関する。

## 【0002】

【従来の技術】 近年、高周波機器の小型、高性能化に伴ない、高周波用ミキサの小型、低歪化が強く望まれている。

【0003】 以下に従来の高周波用ミキサ回路について説明する。

【0004】 図4は従来の高周波用ミキサの回路図を示し、101ないし107は電界効果トランジスタ(以下FETという)、108、109はコンデンサ、110、111はバイアス抵抗、112はバイアス電源、113は被変調波信号(以下RF信号という)入力端子、114、115は変調波信号(以下LO信号という)入力端子、116、117は中間周波信号(以下IF信号という)出力端子、118は接地である。

【0005】 以上のように構成された高周波用ミキサについて、以下その動作を説明する。

【0006】 RF信号入力端子113から入力された周波数 $f_1$ のRF信号は、FET105ないし107により構成される差動増幅回路により180°位相の異なる2信号の平衡信号に変換されて、FET101ないし104により構成されるダブルバランスドミキサのソース端子に入力される。このRF信号はLO信号入力端子114、115から入力される平衡変換された周波数 $f_2$ のLO信号により混合され、IF信号出力端子116、117に周波数 $|f_1 \pm f_2|$ のIF信号として平衡信号のまま出力される。この過程において、ダブルバランスドミキサを構成する各FET

101ないし104のパラメータ、および周辺回路の出力インピーダンス、例えばLO信号入力端子115、IF信号出力端子116からLO信号側を見たときのインピーダンス等のバランスがとれていることが極めて重要で、そのバランスが理想の場合ダブルバランスドミキサが発生するRF信号の2次歪はゼロになる。

## 【0007】

【発明が解決しようとする課題】 しかしながら、上記従来の構成では、差動増幅回路の出力インピーダンス、すなわち、図4において点A、Bから見たFET105、106の出力インピーダンスがAとBで異なっているため、ダブルバランスドミキサが理想的な状態からずれて、2次歪を発生するという欠点を有していた。

【0008】 本発明は上記従来の問題点を解決するもので、低歪の高周波用ミキサを提供することを目的とする。

## 【0009】

【課題を解決するための手段】 本発明は上記の目的を、差動対を構成するFETの通常、ゲートが高周波的に接地されているFETのゲート端子と、接地間に抵抗器を接地した構成により達成する。

## 【0010】

【作用】 この構成によって、差動増幅回路の2つの出力端子の出力インピーダンスが等しくなるため、ダブルバランスドミキサをバランスの良い状態で動作させることができ、2次歪の発生を最小に抑えることが可能になる。

## 【0011】

【実施例】 以下本発明の実施例について、図面を参照しながら説明する。

【0012】 図1は本発明を高周波ミキサに適用した第1の実施例の回路図を示すものである。図4の従来例と異なるのは、FET106のゲートと接地間に抵抗器120を挿入したことである。抵抗器120の抵抗値は50Ωである。この回路の動作は基本的には、上述の図4の場合と同じであるが、RF信号の伝送線路の特性インピーダンスと同じ抵抗値の抵抗器120を挿入することにより、図2に示すようにA、B両点の出力インピーダンス(縦軸)を等しくすることができ、ダブルバランスドミキサの2次歪を最小に抑えることができる。

【0013】 図3は本発明を高周波ミキサに適用した第2の実施例の回路図である。図1の構成と異なるのは、FET107の代わりにFET301、302をそれぞれFET105、106のソース端子に接続し、FET301、302のドレイン間に抵抗303を接続した点である。この回路の動作は、第1の実施例と基本的には同じであるが、図1のFET107をFET301、302で置き換えてドレイン端子間を抵抗303で接続したことにより、FET105の最大許容入力電圧範囲が拡大されると同時に、RF入力信号に対する出力信号の線形性が向上するため、FET105、106

3

に発生する2次歪を少なくすることができる。

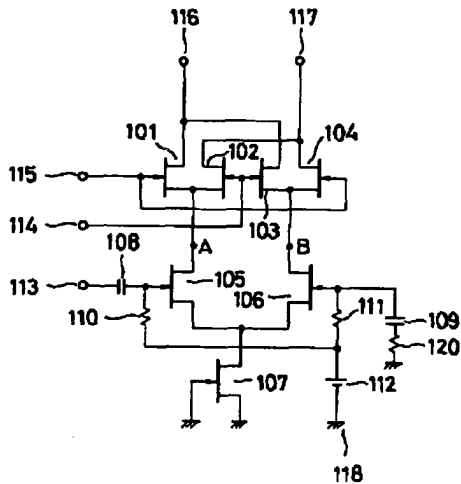
【0014】なお、第1、第2の実施例において、抵抗器120はFET、ダイオード等を用いても同様な結果がえられる。

【0015】

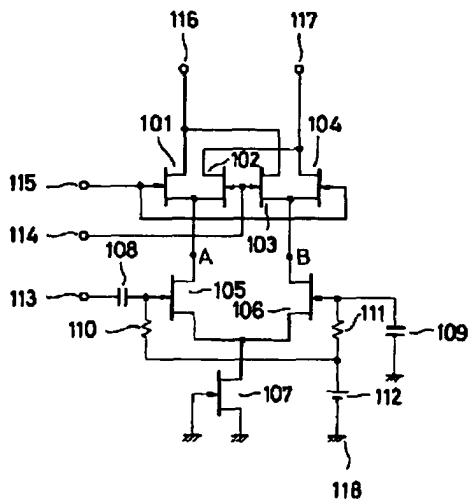
【発明の効果】以上説明して明らかなように本発明は、FETにより構成された差動増幅回路において、被変調波信号入力側とは反対側のFETのゲートと接地間に抵抗器を接続することにより、歪特性に優れた高周波用ミキサを実現することができるものである。

10

【図1】



【図4】



4

【図面の簡単な説明】

【図1】 本発明の第1の実施例の回路図である。

【図2】 差動増幅回路の出力インピーダンスの周波数特性図である。

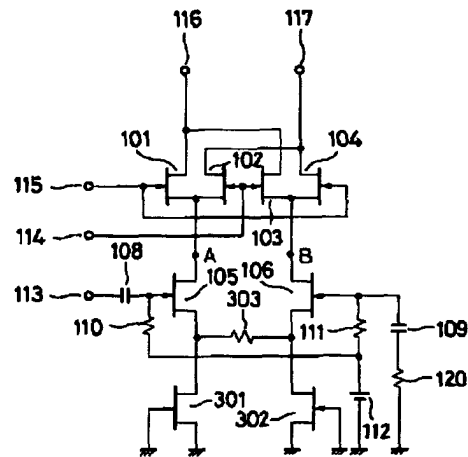
【図3】 本発明の第2の実施例を示す回路図である。

【図4】 従来の高周波用ミキサの回路図である。

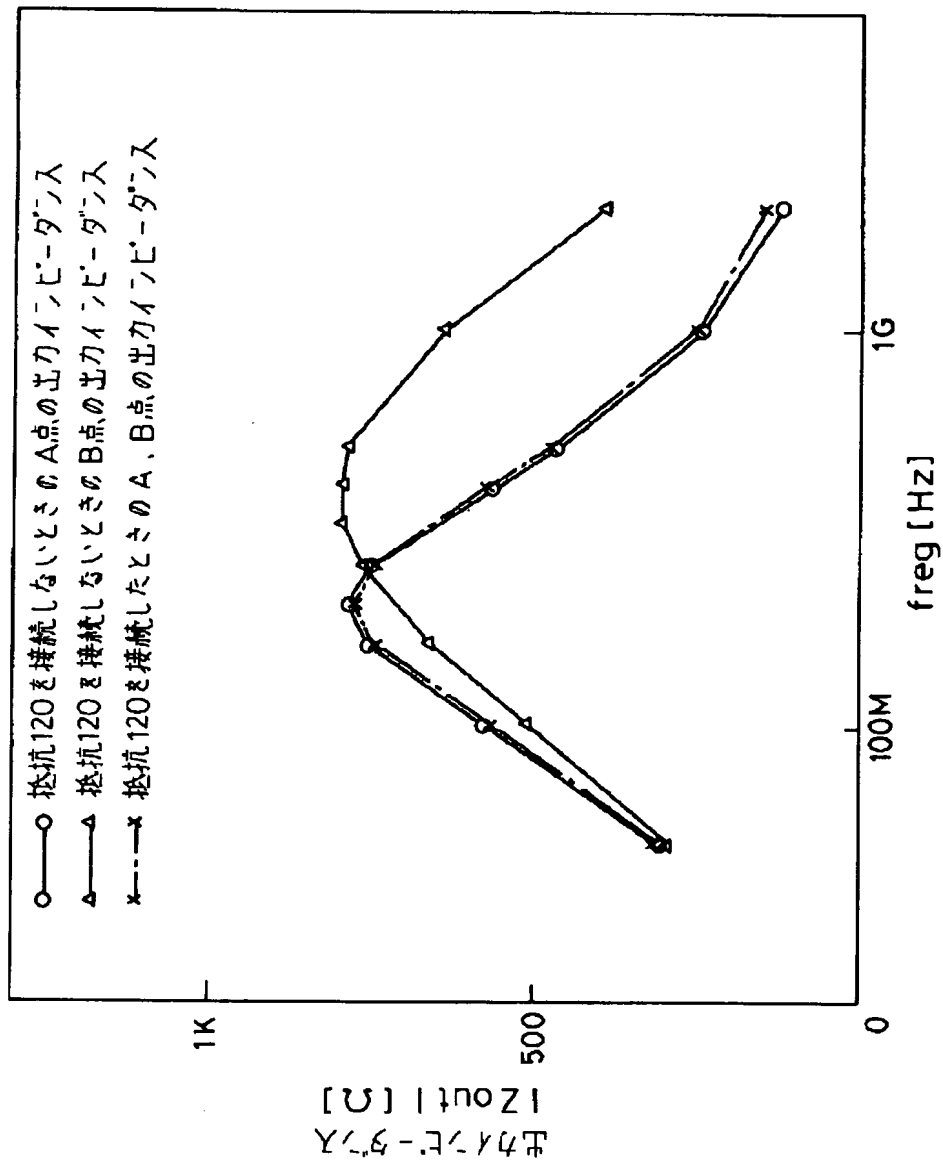
【符号の説明】

101, 102, 103, 104, 105, 106, 107, 301, 302…電界効果トランジスタ。

【図3】



【図2】



フロントページの続き

(72)発明者 南部 修太郎

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 八木田 秀樹

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内